



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-287682  
 (43)Date of publication of application : 04.10.2002

(51)Int. Cl.

G09G 3/20  
 G09F 9/30  
 G09G 3/30  
 G09G 3/32  
 H05B 33/14

(21)Application number : 2001-084716  
 (22)Date of filing : 23.03.2001

(71)Applicant : CANON INC  
 (72)Inventor : KONDO SHIGEKI  
 NAKAMURA HIROYUKI

(54) DISPLAY PANEL AND METHOD FOR DRIVING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a gray scale display by a time gray scale method with lower power consumption in an active matrix type display panel using current controlling type light emitting elements.  
 SOLUTION: In the pixel connected to a selected scanning line, a driving signal with the information to emit light or not to emit light of the light emitting element of the pixel is applied through a signal line, while an electric current is supplied by a switching means to the light emitting element in the pixel driven to emit light by the signal. The light emitting time of the light emitting element is controlled by modulating the on-state period of the switching means to obtain a gray scale display.

LEGAL STATUS

[Date of request for examination]  
 [Date of sending the examiner's decision of rejection]  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]  
 [Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]  
 [Date of extinction of right]

## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## CLAIMS

## [Claim(s)]

[Claim 1] Carry out matrix arrangement of the scanning line of a multi-line, and the signal line of two or more trains on a substrate, and the intersection of this scanning line and a signal line is made into a pixel. For every pixel, are the display panel of the active-matrix mold equipped with the current control mold light emitting device from which brightness changes according to the current which flows for a component, and it sets to each pixel. The 1st switching means as which it turns on in common for every pixel line, and a driving signal is inputted from a signal line at least by the selection signal inputted from the above-mentioned scanning line. The current memory section which a driving signal is inputted through the 1st switching means of the above, and carries out memory of the supply of the current to a light emitting device according to this driving signal. The display panel characterized by having the 2nd switching means which is connected between the above-mentioned current memory section and a light emitting device, and controls supply of the current from the current memory section to a light emitting device.

[Claim 2] The display panel according to claim 1 with which the 2nd switching means of the above consists of multiplexers of 2 inputs.

[Claim 3] The 1st switching means of the above consists of the 1st thru/or the 3rd transistor, and the current memory section consists of retention volume and the 4th transistor. The gate electrode of the 1st transistor is connected to the scanning line in common for every pixel line. The 1st main electrode is connected to a signal line in common for every pixel train. The 2nd main electrode The 1st main electrode of the 2nd transistor. Connect with a gate electrode and the 1st main electrode of the 3rd transistor, and the 2nd main electrode of the 2nd transistor is connected to the 1st power-source line. The gate electrode of the 3rd transistor is connected to the scanning line in common for every pixel line. The 2nd main electrode is connected to the 1st electrode of retention volume, and the gate electrode of the 4th transistor. The 2nd electrode of retention volume is connected to the 1st power-source line, and the 1st main electrode of the 4th transistor is connected to the 1st power-source line. The display panel according to claim 1 or 2 by which the 2nd main electrode is connected to the 1st electrode of a light emitting device through the 2nd switching means, and the 2nd electrode of a light emitting device is connected to the 2nd power-source line.

[Claim 4] The display panel according to claim 3 whose above-mentioned transistor is a thin film transistor.

[Claim 5] The display panel according to claim 3 or 4 which comes to constitute the multiplexer which the 2nd switching means of the above comes to connect the 5th transistor and the 6th transistor with a serial, the 1st main electrode of the 5th transistor is connected to the 2nd main electrode of said 4th transistor, and the 2nd main electrode of the 6th transistor is connected to the 1st electrode of a light emitting device, and considers the gate electrode of both transistors as two inputs.

[Claim 6] The display panel according to claim 3 or 4 with which the 2nd switching means of the above consists of the 5th transistor, and the multiplexer which the 1st main electrode is connected to the 2nd main electrode of said 4th transistor, and the 2nd main electrode is connected to the 1st electrode of a light emitting device, and considers the gate electrode of the transistor concerned and the 2nd electrode of a light emitting device as two inputs is constituted.

[Claim 7] The display panel according to claim 3 to 6 which has the transistor for reset which connected the 2nd main electrode to the 1st power-source line, and connected the gate electrode to the 2nd pulse signal line for the 1st main electrode in the 2nd main electrode of the 3rd transistor of the above.

[Claim 8] Are the drive approach of a display panel according to claim 1 to 7, and a selection signal is impressed to the scanning line one by one. Turn on the 1st switching means in common for every pixel line, and it synchronizes with the "on" period of the 1st switching means of the above. The driving signal which has luminescence and nonluminescent information on the light emitting device of the pixel concerned is impressed to the current memory section through each signal line and the 1st switching means. The drive approach of the display panel which carries out memory of the supply of the current to a light emitting device to the current memory section according to the information on this driving signal, and is characterized by controlling supply of the current to a light emitting device by turning on and off of the 2nd switching means from the current memory section.

[Claim 9] The drive approach of the display panel according to claim 8 which modulates the luminescence time amount of a light emitting device by modulating the "on" period of the 2nd switching means of the above.

[Claim 10] The drive approach of a display panel according to claim 9 that the 2nd switching means of the above consists of multiplexers of 2 inputs, and controls the modulation of the "on" period of this 2nd switching means by the input signal of the above-mentioned multiplexer.

[Claim 11] The drive approach of the display panel according to claim 10 which the 2nd switching means of the above comes to connect a transistor with a two-piece serial, considers the gate electrode of both transistors as two inputs, and carries out a multiplexer drive.

[Claim 12] The drive approach of the display panel according to claim 8 which the 2nd switching means of the above consists of one transistor, and considers the near electrode by which this transistor of a light emitting device is not connected with the gate electrode of this transistor as two inputs, carries out a multiplexer drive, and modulates the luminescence time amount of a light emitting device.

[Claim 13] The drive approach of the display panel according to claim 8 to 12 which resets the driving signal which turned on this transistor and was previously transmitted to the current memory section after having a transistor for reset between the 1st switching means of the above, and the current memory section and holding the driving signal at the signal attaching part of all pixels.

---

[Translation done.]

## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display panel and its drive approach of the active-matrix mold using spontaneous light type light emitting devices, such as organic and an inorganic electroluminescence (it is hereafter described as "EL") component, and a light emitting diode (it is hereafter described as "LED") component.

[0002]

[Description of the Prior Art] Conventionally, the display which combines a spontaneous light [ , such as organic and an inorganic EL element, or an LED component, ] type light emitting device in the shape of an array, and displays by the dot matrix is widely used for television, a personal digital assistant, etc. Unlike a liquid crystal display, the display using a these spontaneous light type light emitting device does not need the back light for lighting, but has the description that an angle of visibility is large, and attracts attention.

[0003] As compared with the display of the passive-matrix mold which performs a dynamic drive, the display called the active-matrix mold which performs a static drive especially combining switching elements, such as a transistor, and these light emitting devices has predominance, such as high brightness, high contrast, and a high definition, and attracts attention in recent years.

[0004] As a conventional example of this kind of display, it is Society to drawing 8 . for Information The 1-pixel configuration of the drive circuit of the active-matrix mold display which used the EL element quoted from the page [ 216-219th ] announcement of the collection "Eurodisplay '90" of the 1990 autumn convention drafts to Display issue is shown, the inside of drawing, and 101 and 107 — a transistor and 102 — for a capacitor and 105, as for an EL element and 108, a power-source line and 106 are [ the scanning line and 103 / the data line and 104 / a common electrode and 109 ] current control circuits.

[0005] In the configuration of drawing 8 , if the scanning line 102 is chosen and a selection signal is impressed, a transistor 101 will serve as ON and a data signal will be written in a capacitor 104 from the data line 103 through a transistor 101. The data signal written in the capacitor 104 determines the gate source inter-electrode electrical potential difference of a transistor 107.

[0006] Subsequently, if the scanning line 102 concerned is un-choosing and a transistor 101 turns off, the electrical potential difference between the both ends of a capacitor 104 will be held until the scanning line 102 concerned is chosen by the next scan. And according to the electrical potential difference between the both ends of a capacitor 104, a current flows in accordance with the path of the drain → common electrode 108 of the power-source line 105 → EL element 106 → transistor 107, and EL element 106 emits light according to this current.

[0007] Generally, in order to perform movie displays, such as a terminal of a computer, a monitor of a personal computer, and television, it is desirable that the gradation display from which the brightness of each pixel changes can be performed. In order to take out gradation nature to an image, the analog gradation method, the area gradation method, and the time amount gradation method were used conventionally.

[0008] The gate electrode potential of the transistor which supplies a current is controlled by the analog gradation method according to a video signal to a light emitting device. That is, it is necessary to control the conductor of a transistor. In this case, it is necessary to change a video signal according to the brightness-voltage characteristic of a light emitting device. Generally, in order to show nonlinear diode characteristics, as for the voltage-current property of an EL element or an LED component, an electrical-potential-difference-brightness property also shows diode characteristics. Therefore, it is necessary to perform a gamma correction to a video signal electrical potential difference, and a system becomes complicated. Moreover, since a transistor, especially the thin film transistor (it is hereafter described as "TFT") widely used on a display have variation in a property, even if its video signal electrical potential difference inputted into a pixel is uniform, it will produce nonuniformity in a display.

[0009] In the drive circuit of drawing 8 , in order to perform an analog gradation display, it is necessary to impress the electrical potential difference near a threshold electrical potential difference ( $V_{th}$ ) to the gate source inter-electrode of a transistor 107. However, if variation as shown in drawing 9 is in the gate voltage and the source current property of a transistor 107. For example, since the currents which flow to a transistor 107 differ like IA (intersection of the curve and VA which are shown as a continuous line), and IB (intersection of the curve and VA which are shown with a broken line) when gate voltage VA is impressed to the gate electrode of the transistor 107 of drawing 8 . The current which flows to EL element 106 will also change, the brightness of the field which must be the same brightness properly speaking will differ, and image quality degradation of brightness nonuniformity etc. will arise.

[0010] The circuit which cannot be easily influenced of the variation in the above transistor characteristics is also proposed. IDRC (International Display Research Conference)2000, Digest The gestalt which applied current Miller circuit to the drive circuit of the display which used the EL element is proposed by p.358-361, drawing in which drawing 10 shows the 1-pixel configuration of the drive circuit concerned — it is — the inside of drawing, and 120 — current Miller circuit, and 121-124 — for an organic EL device and 127, as for a signal line and 129, the scanning line and 128 are [ TFT and 125 / retention volume and 126 / a power-source line and 130 ] current regulator circuits.

[0011] In the configuration of drawing 10 , by the selection signal impressed to the scanning line 127, if transistors 123 and 124 turn on, the constant current from a current regulator circuit 130 will be supplied to a transistor 121 through a transistor 124, and will be further supplied to the gate electrode of retention volume 125 and TFT122 through TFT123. TFT121 and TFT122 constitute the current mirror, and the same current flows. Since the gate electrode potential of TFT122 is being fixed by retention volume 125 even if TFT123 and TFT124 turn off, TFT122 holds an ON state and continues passing constant current. An organic EL device 126 will perform luminescence and nonluminescent one by

controlling a constant current value by this condition.

[0012] Since it is not concerned with the threshold electrical potential difference of TFT but current Miller circuit 120 can supply the supplied current to a load, it essentially becomes possible [ supplying constant current to a load 126, i.e., an organic EL device, ] regardless of the variation in TFT. Moreover, the retention volume 125 used here is good in necessary minimum magnitude, in order to hold the gate voltage of drive TFT122.

[0013] Moreover, as an area gradation method, the method proposed by reference "AM-LCD2000, AM 3-1" is held. This method divides one pixel into two or more sub-picture elements, and takes out the gradation of the pixel concerned with the gross area of the sub-picture element which turns on and off and turns on each sub-picture element. However, by this method, since it is difficult to gather a numerical aperture, about the drive current density to a light emitting device, a raising colander is not obtained but there are problems, such as a rise of driver voltage and a life fall of a component.

[0014] Moreover, a time amount gradation method is a method which modulates the luminescence time amount of a light emitting device, and takes out gradation in order to solve the trouble in an above-mentioned analog gradation method and an above-mentioned area gradation method, for example, is SID2000, DIGEST It is reported by 36.1 (p. 912-915).

[0015] However, also in the method concerned, in order to make small effect of the variation in the transistor used for circuitry, it is necessary to operate the transistor for the constant current drive of a light emitting device in a linearity field, and, for this reason, there is a problem of the rise of supply voltage and power consumption.

[0016] Moreover, by this method, as it is also in the above-mentioned report, the total luminescence time amount within 1 field period is modulated by selection of two or more luminescence periods. For example, when it is going to display 8 bits (256 gradation), as luminescence time amount, eight subfield periods of 1:2:4:8:16:32:64:128 will be chosen for 1 field period. And just before each subfield period, in order to choose luminescence and the nonluminescent ones in the subfield period, the addressing period of all pixels is needed, this addressing period — fundamental — all pixels — it is non-display, and the effective luminescence period in 1 field becomes effective luminescence period = (1 field period) - (1 screen addressing period xN), when performing N bit gradation display, and luminescence brightness falls. Therefore, it will be necessary to raise the luminescence brightness per one subfield and to compensate the luminescence brightness in the whole field. Moreover, in the usual liquid crystal display (LCD), since it is necessary to carry out the address of the place which ends in 1 time per 1 field of the address by the count of a gradation bit, a high-speed addressing circuit is more needed.

[0017] [Problem(s) to be Solved by the Invention] The technical problem of this invention solves a trouble in case the above-mentioned time amount gradation method performs a gradation display, and is not influenced of the property variation of a transistor, but is to offer the display panel which can make a light emitting device emit light by high brightness, and its drive approach.

[0018] [Means for Solving the Problem] The first of this invention, carry out matrix arrangement of the scanning line of a multi-line, and the signal line of two or more trains on a substrate, and the intersection of this scanning line and a signal line is made into a pixel. For every pixel, are the display panel of the active-matrix mold equipped with the current control mold light emitting device from which brightness changes according to the current which flows for a component, and it sets to each pixel. The 1st switching means as which it turns on in common for every pixel line, and a driving signal is inputted from a signal line at least by the selection signal inputted from the above-mentioned scanning line. The current memory section which a driving signal is inputted through the 1st switching means of the above, and carries out memory of the supply of the current to a light emitting device according to this driving signal. It connects between the above-mentioned current memory section and a light emitting device, and is characterized by having the 2nd switching means which controls supply of the current from the current memory section to a light emitting device.

[0019] In the display panel of above-mentioned this invention, the following configuration is included as a desirable mode.

[0020] The 2nd switching means of the above consists of multiplexers of 2 inputs.

[0021] The 1st switching means of the above consists of the 1st thru/or the 3rd transistor, and the current memory section consists of retention volume and the 4th transistor. The gate electrode of the 1st transistor is connected to the scanning line in common for every pixel line. The 1st main electrode is connected to a signal line in common for every pixel train. The 2nd main electrode of the 1st transistor is connected to the 1st power-source line. The gate electrode of the 3rd transistor is connected to the scanning line in common for every pixel line. The 2nd main electrode is connected to the 1st electrode of retention volume, and the gate electrode of the 4th transistor. The 2nd electrode of retention volume is connected to the 1st power-source line, the 1st main electrode of the 4th transistor is connected to the 1st power-source line, the 2nd main electrode is connected to the 1st electrode of a light emitting device through the 2nd switching means, and the 2nd electrode of a light emitting device is connected to the 2nd power-source line.

[0022] The above-mentioned transistor is a thin film transistor.

[0023] The 2nd switching means of the above comes to connect the 5th transistor and the 6th transistor with a serial, the 1st main electrode of the 5th transistor is connected to the 2nd main electrode of said 4th transistor, the 2nd main electrode of the 6th transistor is connected to the 1st electrode of a light emitting device, and it comes to constitute the multiplexer which considers the gate electrode of both transistors as two inputs.

[0024] The 2nd switching means of the above consists of the 5th transistor, the 1st main electrode is connected to the 2nd main electrode of said 4th transistor, the 2nd main electrode is connected to the 1st electrode of a light emitting device, and the multiplexer which considers the gate electrode of the transistor concerned and the 2nd electrode of a light emitting device as two inputs is constituted.

[0025] It has the transistor for reset which connected the 2nd main electrode to the 1st power-source line, and connected the gate electrode to the 2nd pulse signal line for the 1st main electrode in the 2nd main electrode of the 3rd transistor of the above.

[0026] The second of this invention is the drive approach of the display panel of above-mentioned this invention, and impresses a selection signal to the scanning line one by one. Turn on the 1st switching means in common for every pixel line, and it synchronizes with the "on" period of the 1st switching means of the above. The driving signal which has luminescence and nonluminescent information on the light emitting device of the pixel concerned is impressed to the current memory section through each signal line and the 1st switching means. According to the information on this

driving signal, memory of the supply of the current to a light emitting device is carried out to the current memory section, and it is characterized by controlling supply of the current to a light emitting device by turning on and off of the 2nd switching means from the current memory section.

[0027] In the drive approach of above-mentioned this invention, the following configuration is included as a desirable mode.

[0028] By modulating the "on" period of the 2nd switching means of the above, the luminescence time amount of a light emitting device is modulated.

[0029] The 2nd switching means of the above consists of multiplexers of 2 inputs, and controls the modulation of the "on" period of this 2nd switching means by the input signal of the above-mentioned multiplexer.

[0030] It comes to connect a transistor with a two-piece serial, and the 2nd switching means of the above considers the gate electrode of both transistors as two inputs, and carries out a multiplexer drive.

[0031] The 2nd switching means of the above consists of one transistor, by considering the near electrode by which this transistor of a light emitting device is not connected with the gate electrode of this transistor as two inputs, a multiplexer drive is carried out and the luminescence time amount of a light emitting device is modulated.

[0032] After having a transistor for reset between the 1st switching means of the above, and the current memory section and holding a driving signal at the signal attaching part of all pixels, this transistor is turned on and the driving signal previously transmitted to the current memory section is reset.

[0033]

[Embodiment of the Invention] The display panel of this invention is a display panel of the active-matrix mold which has arranged the scanning line of a multi-line, and the signal line of two or more trains in the shape of a matrix on a substrate as a basic configuration, and has arranged the light emitting device for every pixel by making the intersection into a pixel.

[0034] In this invention, it is characterized by having connected to the circuit top serial the current memory section and the light emitting device which carry out memory of the current supplied to a light emitting device with the signal written in through the 1st switching means and this 1st switching means which choose a pixel, and making the 2nd switching means intervene between the current memory section and a light emitting device in each above-mentioned pixel. Furthermore, in the above-mentioned display panel, according to this information on a driving signal that it was inputted into the 1st switching means scanned by line sequential and that it has luminescence and nonluminescent information on a light emitting device, the drive approach of this invention carries out memory of the supply of the current to a light emitting device to the current memory section, and is further characterized by controlling supply of the current from the current memory section to a light emitting device by the 2nd switching means.

[0035] Therefore, in the display panel of this invention, by modulating the "on" period of the 2nd switching means, or controlling the "on" period of the 2nd switching means, and the 2nd electrode potential of a light emitting device, the period when a current flows to a light emitting device, i.e., luminescence time amount, can be modulated, and the gradation display by the time amount modulation can be performed. In this invention, the addressing period of a pixel is only a period which chooses the 1st switching means and carries out memory of the supply of the current to a light emitting device to the current memory section, since 1 time per 1 field of the address is sufficient as it, can lengthen the luminescence period of a light emitting device compared with the conventional time amount gradation method, consequently can perform a daylight display conventionally.

[0036] The 1-pixel circuitry of the display panel of this invention is typically shown in drawing 1. For one in drawing, as for the current memory section and 3, the 1st switching means (addressing section) and 2 are [ the 2nd. switching means and 4 ] light emitting devices.

[0037] In this invention, by turning on the 1st switching means 1, the pixel concerned is chosen (address), further, the driving signal which has whether the light emitting device 4 of the pixel concerned is made to emit light and nonluminescent information is impressed to this 1st switching means 1, and memory of the supply of the current to a light emitting device 4 is carried out to it at the current memory section 2 according to the information on this driving signal. The information by which memory was carried out to the current memory section is held, also after the address is completed and the 1st switching means 1 turns off. Thereby, although a current is supplied to a light emitting device 4 from the current memory section 3, at this time, by controlling the "on" period of the 2nd switching means 3 arranged to the serial, supply of this current can be controlled, the luminescence period of a light emitting device 4 can be modulated, and a gradation display can be performed as a result.

[0038] Drawing 2 is drawing showing typically the circuit which constituted the multiplexer 5 of 2 inputs as a mode which controls the "on" period of the 2nd switching means of the above.

[0039] The timing chart which controls the "on" period of drawing 1 and the 2nd switching means of 2 to drawing 3, and performs a gradation display to it by the time amount modulation is shown. Among drawing 3, (a) shows an addressing period (ta) and (b) shows a display period (td). The case where 5-bit gradation was displayed on drawing 3 as the number of gradation was illustrated. As shown in drawing 3, in this invention, each pixel is chosen by line sequential scanning, memory of the current is carried out to the current memory section 2 of all pixels, (ta) and after that, a display period (td) is divided into five subfields (t1-t5), luminescence and nonluminescent one are controlled in each field, and the difference in total luminescence time amount performs a gradation display. In addition, in drawing 3, although sequential continuation was carried out and each subfields t1-t5 were shown, in this invention, it is not limited especially about the length between the timing, continuation luminescence time amount, and two or more luminescence time amount that the luminescence time amount of a light emitting device 4 should just turn into total predetermined time amount within a display period.

[0040] According to this invention, in a time amount gradation method, the writing (address) to each pixel of a driving signal can be managed at once in the 1 field, and its writing for the gradation number of bits is unnecessary like before. For example, if it assumes that 250kHz of field frequency is required as 60Hz, the 240 number of scanning lines, and an addressing period of the 1 scanning line when the 8-bit gradation which performs a full color display is considered The conventional luminescence time amount of luminescence time amount (100% white display) =  $(1/60) - (1 / 250 \times 103) \times 8 \times 240 = 9.0 \text{ msec}$  this invention (100% white display) =  $(1/60)$  It is set to  $-(1 / 250 \times 103) \times 240 = 15.7 \text{ msec}$ . The direction of this invention can take long luminescence time amount 1.7 times. If this puts in another way, it means that the current conventionally passed to a light emitting device obtaining the same luminescence brightness can be reduced to 1/1.7 (for example, in the case of an organic EL device, the amount of currents and luminescence brightness change to a linear mostly). This is very important for the application on condition of a dc-battery drive like the display of a pocket device.

[0041] Drawing 4 shows typically the active-matrix circuit of the display panel of this invention which constituted the

pixel of the circuitry of drawing 2 as 2x2. the inside of drawing. and 11 — a signal line, and 18 and 19 are control signal lines, and, as for a signal driver, and 13 and 14, a control signal driver and 15 gave [ a scan driver and 12 / a power-source line and 16 / the scanning line and 17 ] the same sign to the same member as drawing 1 and drawing 2. [0042] In the configuration of drawing 4, sequential selection of the scanning line 16 is made by the scan driver 11, and it synchronizes with this. The driving signal which has luminescence and nonluminescent information on the pixel connected to the scanning line 16 chosen as the signal line 17 from the signal driver 12 is impressed. This driving signal is impressed to the 1st switching means of each pixel through a signal line 17, and this driving signal is further inputted into the current memory section 2 through this 1st switching means. In the current memory section 2, a current is supplied to the light emitting device 4 which is the pixel whose information on the inputted driving signal is luminescence through the 2nd switching means 3 from the current memory section 2. Turning on and off of the 2nd switching means 3 is controlled by combination of the control signal impressed to a multiplexer 7 from the control signal drivers 13 and 14 through the control signal lines 18 and 19 by which matrix arrangement was carried out. The control signal drivers 13 and 14 which drive a multiplexer 7 can use the driver technique for the conventional liquid crystal display panels as it is.

[0043] Next, the concrete circuitry of this invention is explained. In this invention, as for a desirable basic configuration, the 1st switching means 1 of the above consists of the 1st thru/or the 3rd transistor. The current memory section 2 consists of retention volume and the 4th transistor, and the gate electrode of the 1st transistor is connected to the scanning line in common for every pixel line. The 1st main electrode is connected to a signal line in common for every pixel train. The 2nd main electrode The 1st main electrode of the 2nd transistor. Connect with a gate electrode and the 1st main electrode of the 3rd transistor, and the 2nd main electrode of the 2nd transistor is connected to the 1st power-source line. The gate electrode of the 3rd transistor is connected to the scanning line in common for every pixel line. The 2nd main electrode is connected to the 1st electrode of retention volume, and the gate electrode of the 4th transistor. The 2nd electrode of retention volume is connected to the 1st power-source line, the 1st main electrode of the 4th transistor is connected to the 1st power-source line, the 2nd main electrode is connected to the 1st electrode of a light emitting device 4 through the 2nd switching means 3, the 2nd electrode of a light emitting device 4 is connected to the 2nd power-source line, and it is a configuration.

[0044] The circuit diagram of 1 operation gestalt of the above-mentioned basic configuration is shown in drawing 5. this operation gestalt — the above — the 1st in a desirable basic configuration — the 4th transistor are constituted from TFT, and it is the gestalt using the organic EL device as a light emitting device. Among drawing, as for TFT and 56, a pulse signal line and 60 are organic EL devices, and retention volume and 57 gave [ 51-55 / + power-source line and 58 / - power-source line and 59 ] the same sign to the same member as drawing 4.

[0045] In the circuit of drawing 5, if the scanning line 16 is chosen and TFT 51 and 53 turns on, the driving signal which has luminescence and nonluminescent information on the pixel concerned will be supplied to TFT52 through TFT51 from a signal line 17, and will be further inputted into the gate electrode of retention volume 56 and TFT54 through TFT53. TFT52 and TFT54 constitute the current mirror, and the same current flows. Since the gate electrode potential of TFT54 is being fixed by the driving signal by which memory was carried out to retention volume 56 even if TFT51 and TFT53 turn off (memory is carried out), memory of the on-off condition of TFT54 by this driving signal is carried out. That is, when a driving signal is set up so that TFT54 may become off [ TFT54 ], when it has ON and nonluminescent information when this driving signal has luminescence information, and a driving signal has luminescence information, even if TFT 51 and 53 becomes off, TFT54 holds an ON state and supplies constant current to an organic EL device 60 from + power-source line 57. Only the period when TFT55 turned on the constant current supplied through TFT54 with the ON signal finally inputted from the pulse signal line 59 is supplied to an organic EL device 60 through this TFT55. That is, time amount gradation can be obtained by control of the "on" period of TFT55.

[0046] Moreover, in this operation gestalt, the pulse signal line 59 can be connected in common for every pixel line. the cathode electrode of an organic EL device 60 can be connected in common for every pixel train. matrix wiring can be carried out, and luminescence time amount of an organic EL device 60 can be controlled by carrying out a multiplexer drive by considering the pulse signal line 59 and a cathode electrode as two inputs (control of the time amount from which ON and the cathode electrode potential of an organic EL device 60 are set to low level by TFT55).

[0047] Drawing 6 shows the 1-pixel circuit diagram of other operation gestalten of the display panel of this invention. This operation gestalt is a gestalt which connected TFT61 for reset to juxtaposition between TFT53 of the 1st switching means, and the retention volume 56 of the current memory section in the configuration of drawing 5 shown previously. In the circuit concerned, an ON signal is inputted into the pulse signal line 62, TFT61 is turned on, picking \*\*\*\*\* of the charge at the time of a transfer of the driving signal to the retention volume 56 performed by discharging and continuing in the charge held at retention volume 56 is prevented, and an exact signal transfer is enabled.

[0048] Moreover, by using TFT54 as a P channel mold, TFT54 is made into an OFF state and supply of the current from + power-source line 57 to an organic EL device 60 is suspended. When TFT61 is used as an N channel mold, it connects for example, with - power-source line instead of + power-source line. Since the degree to which luminescence brightness deteriorates is said to become strong if continuation luminescence of the organic EL device is carried out compared with intermittent luminescence, as described above, degradation of the organic EL device 60 concerned is delayable by once stopping luminescence of an organic EL device 60.

[0049] Moreover, fundamentally, this reset action should just be performed, before a driving signal is transmitted to each pixel. What is necessary is just to carry out once [ at least ] as that timing for every (in this case, for the pulse signal line 62 to be connected [ every line, every train, and all / pixel ].) field before the scanning line is chosen for every line (in this case, common connection of the pulse signal line 62 is made for every line at least.), for example. As actual timing, the level blanking period and perpendicular blanking period of a video signal are allotted.

[0050] Drawing 7 shows the 1-pixel circuit diagram of other operation gestalten of the display panel of this invention. As for 71 and 72, TFT, and 73 and 74 are pulse signal lines among drawing. This operation gestalt corresponds to the configuration of drawing 2 and drawing 4. is a gestalt which constituted the 2nd switching means from a multiplexer of 2 inputs in the configuration of drawing 5 shown previously, specifically connects the 5th transistor and the 6th transistor to a serial, considers each gate electrode as two inputs, and carries out a multiplexer drive. That is, a control signal is inputted into the pulse signal lines 73 and 74, turning on and off of TFT 71 and 72 is controlled by the combination, and the period (period which TFT 71 and 72 turns on in coincidence) which supplies a current to an organic EL device 60 for every pixel is controlled by the control signal drivers 13 and 14 shown in drawing 4.

[0051] In addition, in the above-mentioned operation gestalt, although the case where used TFT as a switching means and an organic EL device was used as a light emitting device was explained to the example, as a switching means, the

transistors and active components other than TFT may be used, and an inorganic EL element and an LED component can be preferably used as a light emitting device.

[0052]

[Effect of the Invention] Since a display period is sharply extensible in the display panel which indicates by gradation by the time amount modulation using the light emitting device of a current control mold according to this invention as explained above, a display by high brightness or the current which flows to a light emitting device can be reduced conventionally, and power consumption reduction by the whole panel can be aimed at. Therefore, in dc-battery drive applications, such as a pocket device, more, the drive of long duration is attained and is very useful.

---

[Translation done.]



## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

## [Brief Description of the Drawings]

[Drawing 1] It is the mimetic diagram of the 1-pixel circuitry of the display panel of this invention of this invention.

[Drawing 2] In the circuitry of drawing 1, it is a mimetic diagram at the time of constituting the 2nd switching means from a multiplexer of 2 inputs.

[Drawing 3] It is the drive timing chart of the circuit of drawing 1.

[Drawing 4] It is the mimetic diagram of the active-matrix circuit of the display panel of this invention constituted using the pixel of the circuitry of drawing 2.

[Drawing 5] It is the 1-pixel circuit diagram of 1 operation gestalt of the display panel of this invention.

[Drawing 6] It is the 1-pixel circuit diagram of other operation gestalten of the display panel of this invention.

[Drawing 7] It is the 1-pixel circuit diagram of other operation gestalten of the display panel of this invention.

[Drawing 8] It is drawing showing the 1-pixel circuitry of the active-matrix mold display panel using a transistor and a light emitting device.

[Drawing 9] It is drawing showing the gate voltage and the source current property of a transistor.

[Drawing 10] It is drawing showing the 1-pixel configuration of current Miller circuit and the drive circuit of the display using an EL element.

## [Description of Notations]

1 Three Switching means

2 Current Memory Section

4 Light Emitting Device

5 Multiplexer

11 Scan Driver

12 Signal Driver

13 14 Control signal driver

15 Power-Source Line

16 Scanning Line

17 Signal Line

18 19 Control signal line

51-55 TFT

56 Retention Volume

57 + Power-Source Line

58 - Power-Source Line

59 Pulse Signal Line

60 Organic EL Device

61 TFT

62 Pulse Signal Line

71 72 TFT

73 74 Pulse signal line

101 107 Transistor

102 Scanning Line

103 Data Line

104 Capacitor

105 Power-Source Electrode

106 -EL Element

108 Common Electrode

109 Current Control Circuit

120 Current Miller Circuit

121-124 TFT

125 Retention Volume

126 Organic EL Device

127 Scanning Line

128 Signal Line

129 Power-Source Line

130 Current Regulator Circuit

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-287682  
(P2002-287682A)

(43) 公開日 平成14年10月4日 (2002. 10. 4)

| (51) Int.Cl. <sup>7</sup>           | 識別記号  | F I          | テーマコード(参考)        |
|-------------------------------------|-------|--------------|-------------------|
| G 0 9 G 3/20                        | 6 2 4 | G 0 9 G 3/20 | 6 2 4 B 3 K 0 0 7 |
| G 0 9 F 9/30                        | 3 3 8 | G 0 9 F 9/30 | 3 3 8 5 C 0 8 0   |
|                                     | 3 6 5 |              | 3 6 5 Z 5 C 0 9 4 |
| G 0 9 G 3/30                        |       | G 0 9 G 3/30 | J                 |
| 3/32                                |       | 3/32         | A                 |
| 審査請求 未請求 請求項の数13 O L (全 9 頁) 最終頁に続く |       |              |                   |

(21) 出願番号 特願2001-84716(P2001-84716)

(22) 出願日 平成13年3月23日(2001. 3. 23)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 近藤 茂樹

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 中村 博之

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100096828

弁理士 渡辺 敬介 (外2名)

最終頁に続く

(54) 【発明の名称】 表示パネルとその駆動方法

(57) 【要約】

【課題】 電流制御型発光素子を用いたアクティブマトリクス型の表示パネルにおいて、時間階調方式による階調表示をより低消費電力で実現する。

【解決手段】 選択された走査線に接続された画素には信号線より、当該画素の発光素子の発光・非発光情報を有する駆動信号を印加し、該信号によって発光させる画素の発光素子にはスイッチ手段を介して電流を供給し、該スイッチ手段のオン期間を変調することで発光素子の発光時間を制御し、階調表示を得る。

## 【特許請求の範囲】

【請求項 1】 複数行の走査線と複数列の信号線を基板上にマトリクス配置し、該走査線と信号線の交点を画素として、画素毎に、素子に流れる電流に応じて輝度に変化する電流制御型発光素子を備えたアクティブマトリクス型の表示パネルであって、各画素において、少なくとも、上記走査線より入力された選択信号によって、画素行毎に共通にオンし、信号線より駆動信号が入力される第 1 スイッチ手段と、上記第 1 スイッチ手段を介して駆動信号が入力され、該駆動信号に応じて発光素子への電流の供給をメモリする電流メモリ部と、上記電流メモリ部と発光素子との間に接続され、電流メモリ部から発光素子への電流の供給を制御する第 2 スイッチ手段と、を備えたことを特徴とする表示パネル。

【請求項 2】 上記第 2 スイッチ手段が 2 入力のマルチプレクサで構成されている請求項 1 に記載の表示パネル。

【請求項 3】 上記第 1 スイッチ手段が第 1 乃至第 3 トランジスタで構成され、電流メモリ部が保持容量と第 4 トランジスタで構成され、第 1 トランジスタのゲート電極が画素行毎に共通に走査線に接続され、第 1 主電極が画素列毎に共通に信号線に接続され、第 2 主電極が第 2 トランジスタの第 1 主電極、ゲート電極、及び第 3 トランジスタの第 1 主電極に接続され、第 2 トランジスタの第 2 主電極が第 1 の電源線に接続され、第 3 トランジスタのゲート電極が画素行毎に共通に走査線に接続され、第 2 主電極が保持容量の第 1 電極及び第 4 トランジスタのゲート電極に接続され、保持容量の第 2 電極が第 1 の電源線に接続され、第 4 トランジスタの第 1 主電極が第 1 の電源線に接続され、第 2 主電極が第 2 スイッチ手段を介して発光素子の第 1 電極に接続され、発光素子の第 2 電極が第 2 の電源線に接続されている請求項 1 または 2 に記載の表示パネル。

【請求項 4】 上記トランジスタが薄膜トランジスタである請求項 3 に記載の表示パネル。

【請求項 5】 上記第 2 スイッチ手段が第 5 トランジスタと第 6 トランジスタを直列に接続してなり、第 5 トランジスタの第 1 主電極が前記第 4 トランジスタの第 2 主電極に、第 6 トランジスタの第 2 主電極が発光素子の第 1 電極に接続され、両トランジスタのゲート電極を 2 入力とするマルチプレクサを構成してなる請求項 3 または 4 に記載の表示パネル。

【請求項 6】 上記第 2 スイッチ手段が第 5 トランジスタで構成され、第 1 主電極が前記第 4 トランジスタの第 2 主電極に、第 2 主電極が発光素子の第 1 電極に接続され、当該トランジスタのゲート電極と発光素子の第 2 電極とを 2 入力とするマルチプレクサが構成されている請求項 3 または 4 に記載の表示パネル。

【請求項 7】 上記第 3 トランジスタの第 2 主電極に第 1 主電極を、第 1 電源線に第 2 主電極を、ゲート電極を

第 2 のパルス信号線に接続したりセット用のトランジスタを有する請求項 3～6 のいずれかに記載の表示パネル。

【請求項 8】 請求項 1～7 のいずれかに記載の表示パネルの駆動方法であって、走査線に順次選択信号を印加して、画素行毎に共通に第 1 スイッチ手段をオンし、上記第 1 スイッチ手段のオン期間に同期して、当該画素の発光素子の発光・非発光情報を有する駆動信号を各信号線及び第 1 スイッチ手段を介して電流メモリ部に印加し、該駆動信号の情報に応じて電流メモリ部に発光素子への電流の供給をメモリし、電流メモリ部より発光素子への電流の供給を第 2 スイッチ手段のオン・オフによって制御することを特徴とする表示パネルの駆動方法。

【請求項 9】 上記第 2 スイッチ手段のオン期間を変調することによって、発光素子の発光時間を変調する請求項 8 に記載の表示パネルの駆動方法。

【請求項 10】 上記第 2 スイッチ手段が 2 入力のマルチプレクサで構成され、該第 2 スイッチ手段のオン期間の変調を、上記マルチプレクサの入力信号によって制御する請求項 9 に記載の表示パネルの駆動方法。

【請求項 11】 上記第 2 スイッチ手段がトランジスタを 2 個直列に接続してなり、両トランジスタのゲート電極を 2 入力としてマルチプレクス駆動する請求項 10 に記載の表示パネルの駆動方法。

【請求項 12】 上記第 2 スイッチ手段が 1 個のトランジスタで構成され、該トランジスタのゲート電極と発光素子の該トランジスタが接続されていない側の電極とを 2 入力としてマルチプレクス駆動し、発光素子の発光時間を変調する請求項 8 に記載の表示パネルの駆動方法。

【請求項 13】 上記第 1 スイッチ手段と電流メモリ部との間にリセット用のトランジスタを有し、全画素の信号保持部に駆動信号が保持された後、該トランジスタをオンして先に電流メモリ部に転送されていた駆動信号をリセットする請求項 8～12 のいずれかに記載の表示パネルの駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、有機及び無機エレクトロルミネッセンス（以下、「EL」と記す）素子や発光ダイオード（以下、「LED」と記す）素子といった、自発光型発光素子を用いたアクティブマトリクス型の表示パネルとその駆動方法に関する。

## 【0002】

【従来の技術】従来、有機及び無機 EL 素子、或いは LED 素子等のような自発光型の発光素子をアレイ状に組み合わせ、ドットマトリクスにより表示を行うディスプレイは、テレビや携帯端末等に広く利用されている。これら自発光型の発光素子を用いたディスプレイは、液晶ディスプレイとは異なり、照明のためのバックライトを必要とせず、視野角が広いといった特徴を有し、注目を

集めている。

【0003】中でも、トランジスタ等スイッチング素子とこれら発光素子とを組み合わせるスタティック駆動を行うアクティブマトリクス型と呼ばれるディスプレイは、ダイナミック駆動を行う単純マトリクス型のディスプレイと比較して、高輝度、高コントラスト、高精細等の優位性を持っており、近年注目されている。

【0004】この種のディスプレイの従来例として、図8に、Society for Information Display発行の、1990年秋季大会予稿集「Eurodisplay'90」の第216～219頁の発表から引用した、EL素子を使用したアクティブマトリクス型ディスプレイの駆動回路の1画素構成を示す。図中、101、107はトランジスタ、102は走査線、103はデータ線、104はコンデンサ、105は電源線、106はEL素子、108は共通電極、109は電流制御回路である。

【0005】図8の構成において、走査線102が選択されて選択信号が印加されると、トランジスタ101がオンとなり、トランジスタ101を介してデータ線103からデータ信号がコンデンサ104に書き込まれる。コンデンサ104に書き込まれたデータ信号は、トランジスタ107のゲート・ソース電極間電圧を決定する。

【0006】次いで、当該走査線102が非選択となり、トランジスタ101がオフすると、コンデンサ104の両端間の電圧は次の走査で当該走査線102が選択されるまで保持される。そして、コンデンサ104の両端間の電圧に応じて、電源線105→EL素子106→トランジスタ107のドレイン→共通電極108という経路に沿って電流が流れ、この電流によりEL素子106が発光する。

【0007】一般的に、コンピュータの端末、パーソナルコンピュータのモニタ、テレビ等の動画表示を行うためには、各画素の輝度が変化する階調表示ができることが望ましい。画像に階調性を出すためには、従来、アナログ階調方式、面積階調方式、時間階調方式が用いられていた。

【0008】アナログ階調方式では、発光素子に電流を供給するトランジスタのゲート電極電位を、ビデオ信号に応じて制御する。即ち、トランジスタのコンダクタを制御する必要がある。この場合、発光素子の輝度-電圧特性に応じてビデオ信号を変化させる必要がある。一般的にEL素子やLED素子の電圧-電流特性は非線形のダイオード特性を示すため、電圧-輝度特性もダイオード特性を示す。従って、ビデオ信号電圧にガンマ補正を施す必要があり、システムが複雑になる。また、トランジスタ、特にディスプレイで広く用いられている薄膜トランジスタ（以下、「TFT」と記す）は特性にバラツキがあるため、画素に入力されるビデオ信号電圧が均一であっても、表示にムラを生じてしまう。

【0009】図8の駆動回路において、アナログ階調表示を行うためには、トランジスタ107のゲート・ソース電極間にしきい値電圧( $V_{th}$ )付近の電圧を印加する必要がある。しかしながら、トランジスタ107のゲート電圧・ソース電流特性に、図9に示すようなバラツキがあると、例えば図8のトランジスタ107のゲート電極にゲート電圧 $V_g$ を印加した場合、トランジスタ107に流れる電流は $I_a$ （実線で示す曲線と $V_g$ との交点）と $I_b$ （破線で示す曲線と $V_g$ との交点）のように異なるため、EL素子106に流れる電流も変わり、本来ならば同じ輝度であるはずの領域の輝度が異なり、輝度ムラ等の画質劣化が生じることになる。

【0010】上述のようなトランジスタ特性のバラツキの影響を受けにくい回路も提案されている。IDRC (International Display Research Conference) 2000, Digest p. 358～361には、カレントミラー回路をEL素子を用いたディスプレイの駆動回路に適用した形態が提案されている。図10は、当該駆動回路の1画素構成を示す図であり、図中、120はカレントミラー回路、121～124はTFT、125は保持容量、126は有機EL素子、127は走査線、128は信号線、129は電源線、130は定電流回路である。

【0011】図10の構成において、走査線127に印加された選択信号によって、トランジスタ123と124がオンすると、定電流回路130からの定電流がトランジスタ124を介してトランジスタ121に供給され、さらに、TFT123を介して保持容量125とTFT122のゲート電極に供給される。TFT121とTFT122はカレントミラーを構成しており、同一電流が流れる。TFT123とTFT124がオフしても、保持容量125によってTFT122のゲート電極電位は固定されているため、TFT122はオン状態を保持して定電流を流し続ける。この状態で、定電流値を制御することで、有機EL素子126が発光・非発光を行うことになる。

【0012】カレントミラー回路120は、供給された電流を、TFTのしきい値電圧に関わらず負荷に供給することが可能であるため、本質的にTFTのバラツキに関係なく、負荷、即ち有機EL素子126に定電流を供給することが可能となる。また、ここで使用される保持容量125は、ドライブTFT122のゲート電圧を保持するために必要最小限の大きさでよい。

【0013】また、面積階調方式としては、文献「AM-LCD2000、AM3-1」に提案されている方式が挙げられる。この方式は、一つの画素を複数の副画素に分割し、各副画素をオン・オフして、オンしている副画素の総面積によって当該画素の階調を出すものである。しかしながらこの方式では、開口率を上げるのが困難なため、発光素子への駆動電流密度を上げざるを得

ず、駆動電圧の上昇、素子の寿命低下といった問題がある。

【0014】また、時間階調方式は、上述のアナログ階調方式や面積階調方式における問題点を解決するために、発光素子の発光時間を変調して階調を出す方式であり、例えば、SID2000 DIGEST 36.1 (p. 912~915) で報告されている。

【0015】しかしながら、当該方式においても、回路構成に用いたトランジスタのパラツキの影響を小さくするため、発光素子の定電流駆動のためのトランジスタを線形領域で動作させる必要があり、このため、電源電圧、消費電力の上昇といった問題がある。

【0016】また、この方式では、上記報告内にもあるように、複数の発光期間の選択により1フィールド期間内でのトータルな発光時間を変調する。例えば、8ビット(256階調)を表示しようとした場合、発光時間としては、1フィールド期間を1:2:4:8:16:32:64:128の8つのサブフィールド期間を選択することになる。そして、各サブフィールド期間の直前に、そのサブフィールド期間での発光・非発光を選択するため、全画素のアドレッシング期間が必要となる。このアドレッシング期間は、基本的には全画素非表示であり、1フィールド内での有効発光期間は、Nビット階調表示を行う場合、有効発光期間=(1フィールド期間)-(1画面アドレッシング期間×N)となり、発光輝度が低下する。そのため、1サブフィールド当たりの発光輝度を上げて、フィールド全体での発光輝度を補う必要が生じる。また、通常の液晶ディスプレイ(LCD)では、1フィールド当たり1回のアドレスですむところを、階調ビット回数分だけアドレスする必要があるため、より高速のアドレッシング回路が必要になる。

【0017】

【発明が解決しようとする課題】本発明の課題は、上記時間階調方式で階調表示を行う場合の問題点を解決し、トランジスタの特性バラツキの影響を受けず、高輝度で発光素子を発光させることができる表示パネルとその駆動方法を提供することにある。

【0018】

【課題を解決するための手段】本発明の第一は、複数行の走査線と複数列の信号線を基板上にマトリクス配置し、該走査線と信号線の交点を画素として、画素毎に、素子に流れる電流に応じて輝度が変化する電流制御型発光素子を備えたアクティブマトリクス型の表示パネルであって、各画素において、少なくとも、上記走査線より入力された選択信号によって、画素行毎に共通にオンし、信号線より駆動信号が入力される第1スイッチ手段と、上記第1スイッチ手段を介して駆動信号が入力され、該駆動信号に応じて発光素子への電流の供給をメモリする電流メモリ部と、上記電流メモリ部と発光素子との間に接続され、電流メモリ部から発光素子への電流の

供給を制御する第2スイッチ手段と、を備えたことを特徴とする。

【0019】上記本発明の表示パネルにおいては、下記の構成を好ましい態様として含むものである。

【0020】上記第2スイッチ手段が2入力のマルチプレクサで構成されている。

【0021】上記第1スイッチ手段が第1乃至第3トランジスタで構成され、電流メモリ部が保持容量と第4トランジスタで構成され、第1トランジスタのゲート電極が画素行毎に共通に走査線に接続され、第1主電極が画素列毎に共通に信号線に接続され、第2主電極が第2トランジスタの第1主電極、ゲート電極、及び第3トランジスタの第1主電極に接続され、第2トランジスタの第2主電極が第1の電源線に接続され、第3トランジスタのゲート電極が画素行毎に共通に走査線に接続され、第2主電極が保持容量の第1電極及び第4トランジスタのゲート電極に接続され、保持容量の第2電極が第1の電源線に接続され、第4トランジスタの第1主電極が第1の電源線に接続され、第2主電極が第2スイッチ手段を介して発光素子の第1電極に接続され、発光素子の第2電極が第2の電源線に接続されている。

【0022】上記トランジスタが薄膜トランジスタである。

【0023】上記第2スイッチ手段が第5トランジスタと第6トランジスタを直列に接続してなり、第5トランジスタの第1主電極が前記第4トランジスタの第2主電極に、第6トランジスタの第2主電極が発光素子の第1電極に接続され、両トランジスタのゲート電極を2入力とするマルチプレクサを構成してなる。

【0024】上記第2スイッチ手段が第5トランジスタで構成され、第1主電極が前記第4トランジスタの第2主電極に、第2主電極が発光素子の第1電極に接続され、当該トランジスタのゲート電極と発光素子の第2電極とを2入力とするマルチプレクサが構成されている。

【0025】上記第3トランジスタの第2主電極に第1主電極を、第1電源線に第2主電極を、ゲート電極を第2のパルス信号線に接続したりセット用のトランジスタを有する。

【0026】本発明の第二は、上記本発明の表示パネルの駆動方法であって、走査線に順次選択信号を印加して、画素行毎に共通に第1スイッチ手段をオンし、上記第1スイッチ手段のオン期間に同期して、当該画素の発光素子の発光・非発光情報を有する駆動信号を各信号線及び第1スイッチ手段を介して電流メモリ部に印加し、該駆動信号の情報に応じて電流メモリ部に発光素子への電流の供給をメモリし、電流メモリ部より発光素子への電流の供給を第2スイッチ手段のオン・オフによって制御することを特徴とする。

【0027】上記本発明の駆動方法においては、下記の構成を好ましい態様として含むものである。

【0028】上記第2スイッチ手段のオン期間を変調することによって、発光素子の発光時間を変調する。

【0029】上記第2スイッチ手段が2入力のマルチプレクサで構成され、該第2スイッチ手段のオン期間の変調を、上記マルチプレクサの入力信号によって制御する。

【0030】上記第2スイッチ手段がトランジスタを2個直列に接続してなり、両トランジスタのゲート電極を2入力としてマルチプレクス駆動する。

【0031】上記第2スイッチ手段が1個のトランジスタで構成され、該トランジスタのゲート電極と発光素子の該トランジスタが接続されていない側の電極とを2入力としてマルチプレクス駆動し、発光素子の発光時間を変調する。

【0032】上記第1スイッチ手段と電流メモリ部との間にリセット用のトランジスタを有し、全画素の信号保持部に駆動信号が保持された後、該トランジスタをオンして先に電流メモリ部に転送されていた駆動信号をリセットする。

【0033】

【発明の実施の形態】本発明の表示パネルは、基本構成として複数行の走査線と複数列の信号線とを基板上にマトリクス状に配置し、その交点を画素として、画素毎に発光素子を配置したアクティブマトリクス型の表示パネルである。

【0034】本発明においては、上記各画素において、画素を選択する第1スイッチ手段と該第1スイッチ手段を介して書き込まれた信号によって発光素子に供給する電流をメモリする電流メモリ部と発光素子とを回路上シリアルに接続し、且つ、電流メモリ部と発光素子との間に第2スイッチ手段を介在させたことを特徴とする。さらに、本発明の駆動方法は、上記表示パネルにおいて、線順次で走査される第1スイッチ手段に入力された、発光素子の発光・非発光情報を有する駆動信号の該情報に応じて、電流メモリ部に発光素子への電流の供給をメモリし、さらに、電流メモリ部から発光素子への電流の供給を第2スイッチ手段によって制御することを特徴とする。

【0035】よって、本発明の表示パネルにおいては、第2スイッチ手段のオン期間を変調する、或いは、第2スイッチ手段のオン期間と発光素子の第2電極電位を制御することで、発光素子に電流が流れる期間、即ち発光時間を変調し、時間変調による階調表示を行うことができる。本発明では、画素のアドレッシング期間は、第1スイッチ手段を選択して電流メモリ部に発光素子への電流の供給をメモリする期間のみであり、1フィールドにつき1回のアドレスで良いため、発光素子の発光期間を従来の時間階調方式に比べて長くすることができ、その結果、従来よりも高輝度表示を行うことができる。

【0036】図1に、本発明の表示パネルの1画素の回

路構成を模式的に示す。図中1は第1スイッチ手段（アドレッシング部）、2は電流メモリ部、3は第2スイッチ手段、4は発光素子である。

【0037】本発明においては、第1スイッチ手段1をオンすることにより当該画素を選択（アドレス）し、さらに該第1スイッチ手段1に、当該画素の発光素子4を発光させるか、非発光かの情報を有する駆動信号を印加し、該駆動信号の情報に応じて、電流メモリ部2に発光素子4への電流の供給をメモリする。電流メモリ部にメモリされた情報は、アドレスが終了して第1スイッチ手段1がオフした後でも保持される。これにより、電流メモリ部3から発光素子4に電流が供給されるが、この時、直列に配置した第2スイッチ手段3のオン期間を制御することにより、該電流の供給を制御し、発光素子4の発光期間を変調して、結果として階調表示を行うことができる。

【0038】図2は、上記第2スイッチ手段のオン期間を制御する態様として、2入力のマルチプレクサ5を構成した回路を模式的に示す図である。

【0039】図3に、図1、2の第2スイッチ手段のオン期間を制御して時間変調により階調表示を行うタイミングチャートを示す。図3中（a）はアドレッシング期間（ $t_a$ ）を、（b）は表示期間（ $t_d$ ）を示す。図3には階調数として5ビット階調を表示する場合を例示した。図3に示したように、本発明においては、各画素を線順次走査によって選択して、全画素の電流メモリ部2に電流をメモリし（ $t_a$ ）、その後、表示期間（ $t_d$ ）を5つのサブフィールド（ $t_1 \sim t_5$ ）に分割して各フィールドにおいて発光・非発光を制御して、合計の発光時間の違いにより階調表示を行う。尚、図3においては、各サブフィールド  $t_1 \sim t_5$  を順次連続して示したが、本発明においては、発光素子4の発光時間が表示期間内においてトータルで所定の時間になれば良く、そのタイミングや連続発光時間、複数の発光時間の間の長さについては特に限定されない。

【0040】本発明によれば、時間階調方式において、駆動信号の各画素への書き込み（アドレス）は1フィールドにおいて1回で済み、従来のように階調ビット数分の書き込みは必要ない。例えば、フルカラー表示を行う8ビット階調を考えた場合、フィールド周波数が60Hz、走査線数240本、1走査線のアドレッシング周期として250kHz必要であると仮定すると、  
従来の発光時間（100%白表示）＝ $(1/60) - (1/250 \times 10^3) \times 8 \times 240 = 9.0 \text{ msec}$   
本発明の発光時間（100%白表示）＝ $(1/60) - (1/250 \times 10^3) \times 240 = 15.7 \text{ msec}$   
となり、本発明の方が1.7倍発光時間を長く取ることができる。このことは、言いかえると、同じ発光輝度を得るのに、従来よりも発光素子に流す電流を1/1.7に低減できることを意味する（例えば、有機EL素子の

場合、電流量と発光輝度はほぼリニアに変化する)。これは携帯機器のディスプレイのように、バッテリー駆動を前提とした用途には非常に重要である。

【0041】図4は、図2の回路構成の画素を2×2として構成した本発明の表示パネルのアクティブマトリクス回路を模式的に示す。図中、11は走査ドライバ、12は信号ドライバ、13、14は制御信号ドライバ、15は電源線、16は走査線、17は信号線、18、19は制御信号線であり、図1、図2と同じ部材には同じ符号を付した。

【0042】図4の構成において、走査ドライバ11により走査線16が順次選択され、これと同期して、信号ドライバ12より信号線17に、選択された走査線16に接続された画素の発光・非発光情報を有する駆動信号が印加され、信号線17を介して各画素の第1スイッチ手段に該駆動信号が印加され、さらに、該第1スイッチ手段を介して電流メモリ部2に該駆動信号が入力される。電流メモリ部2では、入力された駆動信号の情報が発光である画素の発光素子4には電流が電流メモリ部2より第2スイッチ手段3を介して供給される。第2スイッチ手段3のオン・オフは、マトリクス配置された制御信号線18、19を介して制御信号ドライバ13、14よりマルチプレクサ7に印加される制御信号の組み合わせにより制御される。マルチプレクサ7を駆動する制御信号ドライバ13、14は、例えば従来の液晶表示パネル用のドライバ技術をそのまま用いることが可能である。

【0043】次に、本発明の具体的な回路構成について説明する。本発明において好ましい基本構成は、上記第1スイッチ手段1が第1乃至第3トランジスタで構成され、電流メモリ部2が保持容量と第4トランジスタで構成され、第1トランジスタのゲート電極が画素行毎に共通に走査線に接続され、第1主電極が画素列毎に共通に信号線に接続され、第2主電極が第2トランジスタの第1主電極、ゲート電極、及び第3トランジスタの第1主電極に接続され、第2トランジスタの第2主電極が第1の電源線に接続され、第3トランジスタのゲート電極が画素行毎に共通に走査線に接続され、第2主電極が保持容量の第1電極及び第4トランジスタのゲート電極に接続され、保持容量の第2電極が第1の電源線に接続され、第4トランジスタの第1主電極が第1の電源線に接続され、第2主電極が第2スイッチ手段3を介して発光素子4の第1電極に接続され、発光素子4の第2電極が第2の電源線に接続されてい構成である。

【0044】図5に、上記基本構成の一実施形態の回路図を示す。本実施形態は、上記好ましい基本構成における第1〜第4トランジスタをTFTで構成し、発光素子として有機EL素子を用いた形態である。図中、51〜55はTFT、56は保持容量、57は+電源線、58は−電源線、59はパルス信号線、60は有機EL素子

であり、図4と同じ部材には同じ符号を付した。

【0045】図5の回路において、走査線16が選択されてTFT51、53がオンすると、当該画素の発光・非発光情報を有する駆動信号が信号線17からTFT51を介してTFT52に供給され、さらにTFT53を介して保持容量56とTFT54のゲート電極に入力される。TFT52とTFT54とはカレントミラーを構成しており、同一の電流が流れる。TFT51とTFT53がオフしても、TFT54のゲート電極電位は保持容量56にメモリされた駆動信号によって固定されている(メモリされている)ため、該駆動信号によるTFT54のオン・オフ状態はメモリされる。即ち、該駆動信号が発光情報を有する場合には、TFT54はオン、非発光情報を有する場合にはTFT54はオフとなるように、駆動信号が設定され、駆動信号が発光情報を有する場合、TFT51、53がオフとなってもTFT54はオン状態を保持し、+電源線57より有機EL素子60に定電流を供給する。TFT54を介して供給された定電流は、最終的にパルス信号線59より入力されるオン信号によってTFT55がオンした期間のみ該TFT55を介して有機EL素子60に供給される。即ち、TFT55のオン期間の制御によって時間階調を得ることができる。

【0046】また、本実施形態においては、パルス信号線59を画素行毎に共通に接続し、有機EL素子60のカソード電極を画素列毎に共通に接続してマトリクス配線し、パルス信号線59、カソード電極を2入力としてマルチプレクス駆動することにより、有機EL素子60の発光時間を制御(TFT55がオン、有機EL素子60のカソード電極電位がlowレベルになる時間の制御)することができる。

【0047】図6は、本発明の表示パネルの他の実施形態の1画素の回路図を示す。本実施形態は、先に示した図5の構成において、第1スイッチ手段のTFT53と電流メモリ部の保持容量56との間に、リセット用のTFT61を並列に接続した形態である。当該回路においては、パルス信号線62にオン信号を入力してTFT61をオンし、保持容量56に保持された電荷を放電し、続いて行われる保持容量56への駆動信号の転送時における電荷の取りこぼしを防止し、正確な信号転送を可能とする。

【0048】また、TFT54をPチャネル型とすることで、TFT54をオフ状態にし、+電源線57から有機EL素子60への電流の供給を停止する。TFT61をNチャネル型とした場合には、+電源線ではなく、例えば−電源線に接続する。有機EL素子は、間欠発光に比べて連続発光させると発光輝度が劣化する度合いが強くなると言われているため、上記したように、一旦有機EL素子60の発光を停止することで、当該有機EL素子60の劣化を遅らせることができる。

【0049】また、このリセット動作は、基本的には、各画素に駆動信号が転送される前に行われれば良い。そのタイミングとしては、例えば、各行毎に走査線が選択される前（この場合は、パルス信号線62は少なくとも各行毎に共通接続される。）や、各フィールド毎（この場合は、パルス信号線62は、行毎、列毎、或いは、全画素共通に接続される。）に少なくとも1回行えばよい。実際のタイミングとしては、映像信号の水平ブランキング期間や垂直ブランキング期間が充てられる。

【0050】図7は、本発明の表示パネルの他の実施形態の1画素の回路図を示す。図中、71、72はTFT、73、74はパルス信号線である。本実施形態は、図2、図4の構成に対応し、先に示した図5の構成において、第2スイッチ手段を2入力マルチプレクサで構成した形態であり、具体的には第5トランジスタと第6トランジスタを直列に接続し、それぞれのゲート電極を2入力としてマルチプレクス駆動するものである。即ち、図4に示した制御信号ドライバ13、14により、制御信号をパルス信号線73、74に入力し、その組み合わせによってTFT71、72のオン・オフを制御し、画素毎に有機EL素子60に電流を供給する期間（TFT71、72が同時にオンする期間）を制御する。

【0051】尚、上記実施形態においては、スイッチ手段としてTFTを、発光素子として有機EL素子を用いた場合を例に説明したが、スイッチ手段としてはTFT以外のトランジスタやアクティブ素子を用いても良く、また、発光素子としては無機EL素子やLED素子を好ましく用いることができる。

【0052】

【発明の効果】以上説明したように、本発明によれば、電流制御型の発光素子を用い、時間変調により階調表示する表示パネルにおいて、表示期間を大幅に延長することができるため、従来よりも高輝度での表示、或いは、発光素子に流れる電流を低減してパネル全体での消費電力削減を図ることができる。よって、携帯機器などのバッテリー駆動用途において、より長時間の駆動が可能になり、非常に有用である。

【図面の簡単な説明】

【図1】本発明の本発明の表示パネルの1画素の回路構成の模式図である。

【図2】図1の回路構成において、第2スイッチ手段を2入力マルチプレクサで構成した場合の模式図である。

【図3】図1の回路の駆動タイミングチャートである。

【図4】図2の回路構成の画素を用いて構成した本発明の表示パネルのアクティブマトリクス回路の模式図である。

【図5】本発明の表示パネルの一実施形態の1画素の回路図である。

【図6】本発明の表示パネルの他の実施形態の1画素の回路図である。

【図7】本発明の表示パネルの他の実施形態の1画素の回路図である。

【図8】トランジスタと発光素子とを用いたアクティブマトリクス型表示パネルの1画素の回路構成を示す図である。

【図9】トランジスタのゲート電圧・ソース電流特性を示す図である。

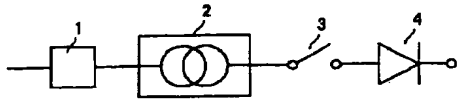
【図10】カレントミラー回路とEL素子を用いたディスプレイの駆動回路の1画素構成を示す図である。

【符号の説明】

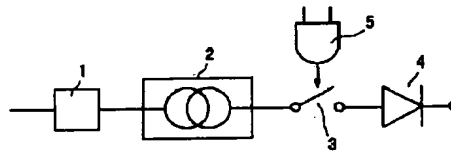
- 1、3 スイッチ手段
- 2 電流メモリ部
- 4 発光素子
- 5 マルチプレクサ
- 11 走査ドライバ
- 12 信号ドライバ
- 13、14 制御信号ドライバ
- 15 電源線
- 16 走査線
- 17 信号線
- 18、19 制御信号線
- 51～55 TFT
- 56 保持容量
- 57 +電源線
- 58 -電源線
- 59 パルス信号線
- 60 有機EL素子
- 61 TFT
- 62 パルス信号線
- 71、72 TFT
- 73、74 パルス信号線
- 101、107 トランジスタ
- 102 走査線
- 103 データ線
- 104 コンデンサ
- 105 電源電極
- 106 EL素子
- 108 共通電極
- 109 電流制御回路
- 120 カレントミラー回路
- 121～124 TFT
- 125 保持容量
- 126 有機EL素子
- 127 走査線
- 128 信号線
- 129 電源線
- 130 定電流回路



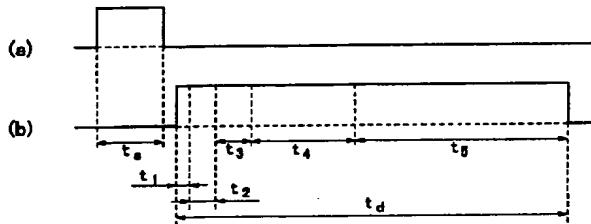
【図1】



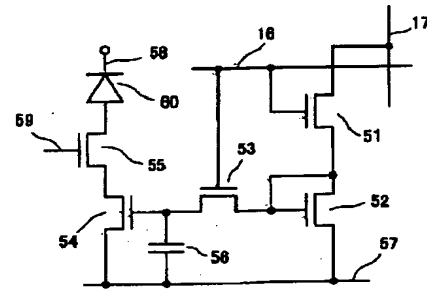
【図2】



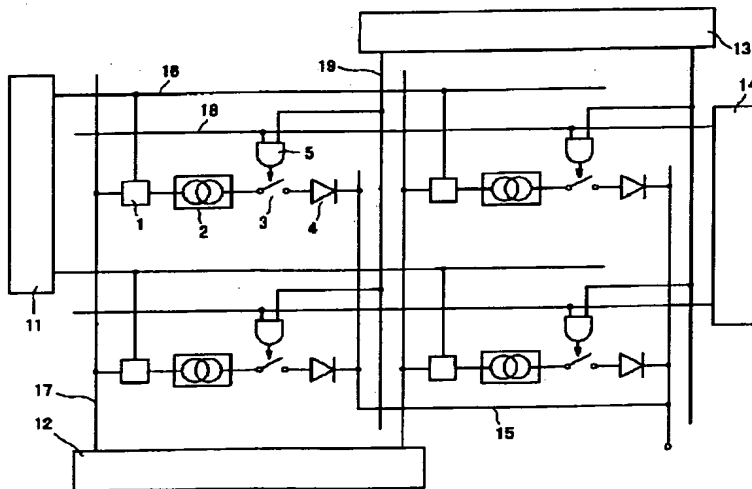
【図3】



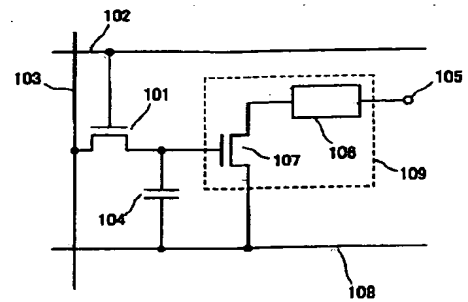
【図5】



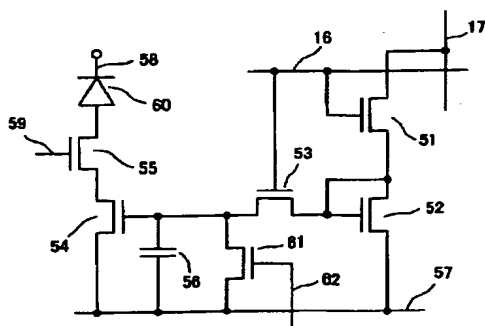
【図4】



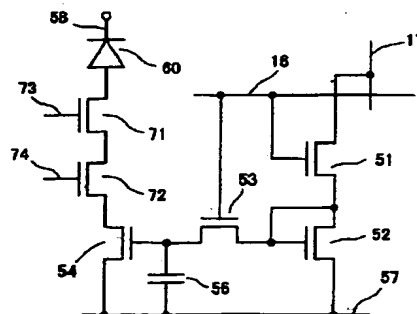
【図8】



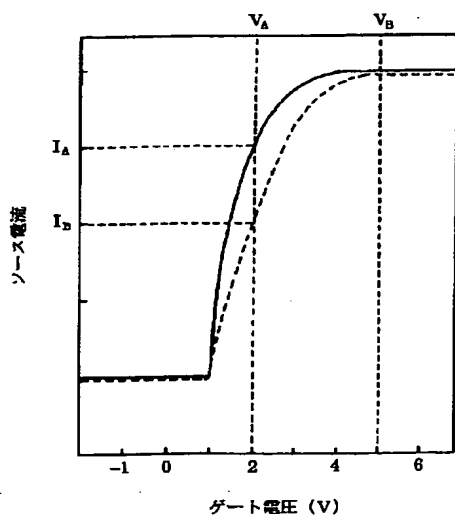
【図6】



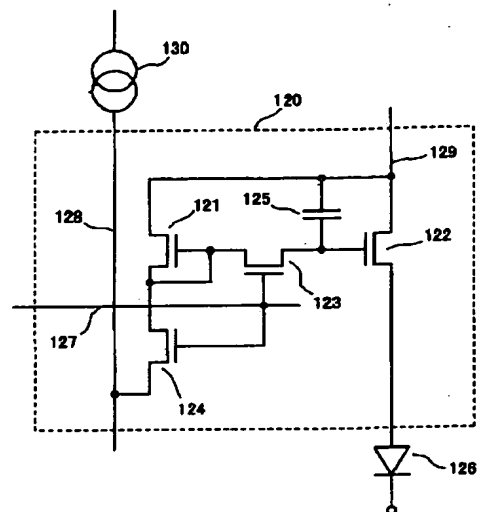
【図7】



【図9】



【図10】



フロントページの続き

(51) Int. Cl.<sup>7</sup>

H 0 5 B 33/14

識別記号

F I

H 0 5 B 33/14

テーマコード (参考)

A

F ターム (参考) 3K007 AB03 AB05 BA06 CA03 DA02  
EB00 EC00 GA00  
5C080 AA06 AA07 BB05 DD02 DD26  
EE01 EE17 FF11 GG02 GG08  
HH10 HH14 JJ02 JJ03 JJ04  
JJ05 KK02 KK07 KK43  
5C094 AA22 BA03 BA27 CA19 DA13  
EA04 EA05 EA07 EB05